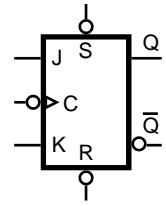


Kippstufen (Flip-Flops)



Allgemeines

Bei den bisher behandelten logischen Bauelementen waren die Ausgangssignale nur von den jeweils herrschenden Eingangszuständen abhängig. In der sequentiellen Logik, mit dem Einsatz von Kippstufen, sind Ausgangssignale nicht nur von den aktuellen Eingangswerten abhängig, sondern auch von früher herrschenden Zuständen. Kippstufen weisen somit ein Gedächtnis (Speicher) auf. Man unterscheidet prinzipiell drei Arten, bistabile, monostabile und astabile Kippstufen.

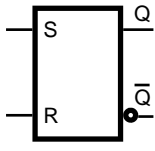
Bistabile Kippstufe

Monostabile Kippstufe

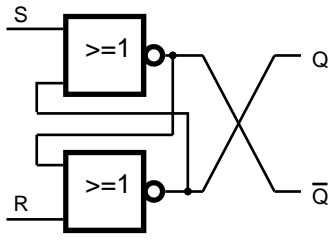
Astabile Kippstufe

SR Kippstufe mit NOR Gattern aufgebaut

In der Bezeichnung SR Kippstufe steht S für setzen (Set) und R für zurücksetzen (Reset). Eine solche Kippstufe wird oft auch als SR FlipFlop oder als SR-Latch bezeichnet.



Symbol: SR-FF

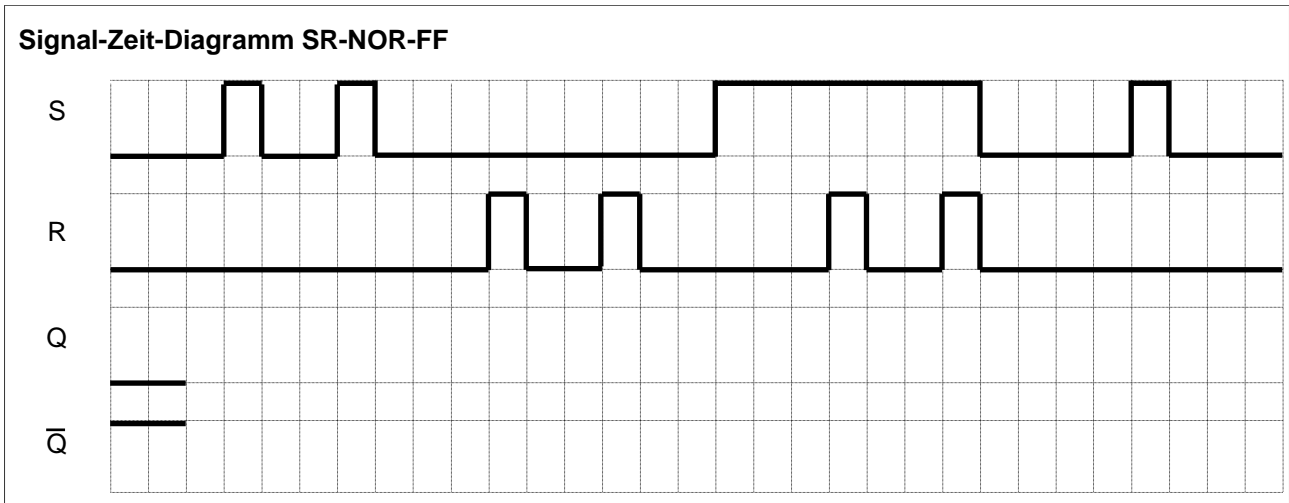


Aufbau: NOR SR-FF

S	R	Q	Q'	Funktion

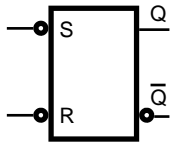
Wahrheitstabelle: SR-FF mit NOR Gattern

Funktionsbeschreibung:

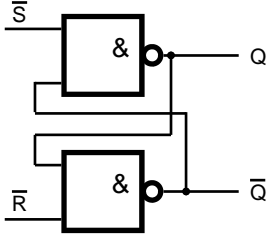


$\overline{S}\overline{R}$ Kippstufe mit NAND Gattern aufgebaut

In der Bezeichnung SR Kippstufe steht S für setzen (Set) und R für zurücksetzen (Reset). Eine solche Kippstufe wird oft auch als SR FlipFlop oder als SR Latch bezeichnet.



Symbol: SR-FF

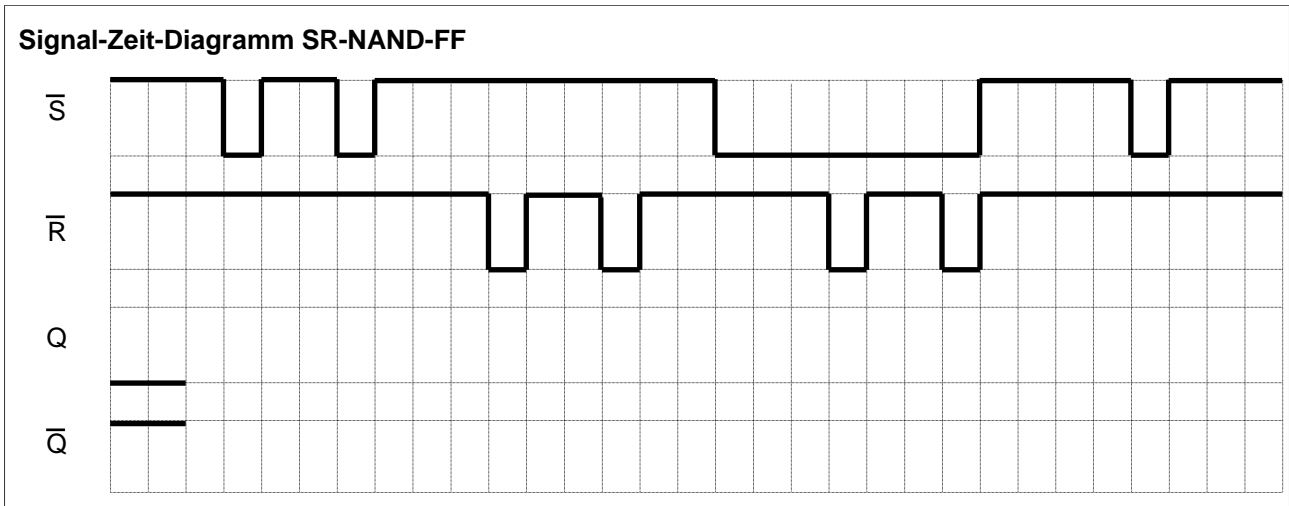


Aufbau: NAND SR-FF

S'	R'	Q	Q'	Funktion

Wahrheitstabelle: SR-FF mit NAND Gattern

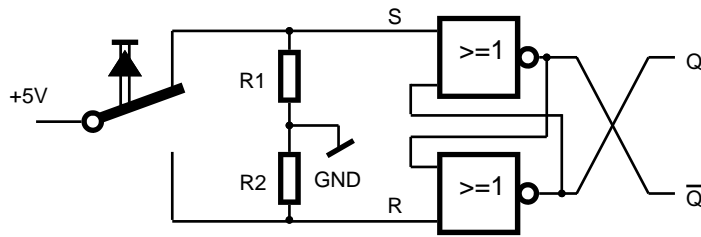
Funktionsbeschreibung:



SR Kippstufe zum Entprellen eines mechanischen Schalters

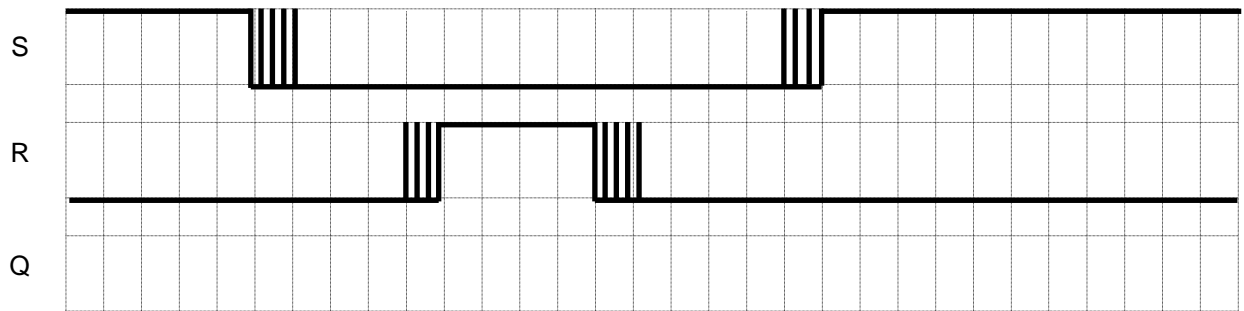
Mechanische Schalter und Taster haben die Eigenschaft beim Schliessen und beim Öffnen zu prellen. Pellen bedeutet, dass mehrere kurze Impulse vor dem Eintreten des stabilen Zustandes entstehen. Soll mit einem sehr schnellen digitalen Zähler Tastenimpulse gezählt werden, muss der Taster entprellt werden, da sonst die Prellimpulse mitgezählt werden. NOR und NAND SR FF eignen sich sehr gut um einen Umschalttaster zu entprellen.

Prinzip der Entprellschaltung mit einem NOR SR FF

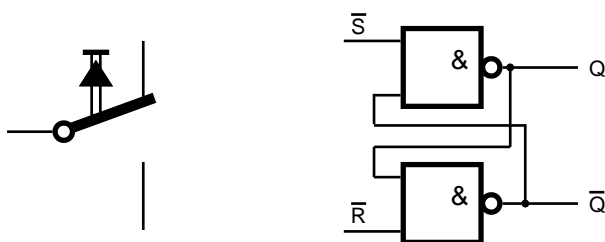


R1 und R2 sind pull-down Widerstände (4.7k .. 47k).

Sie bewirken einen definierten 0 Zustand an den R und S Eingängen, wenn der Schalter offen ist.



Prinzip der Entprellschaltung mit einem NAND SR FF



Abhängigkeitsnotation

Damit bei komplexen Bauteilen nicht alle Verbindungen einzeln dargestellt werden müssen, können Beziehungen zwischen Eingängen oder Ein- und Ausgängen mit der Abhängigkeitsnotation angegeben werden. Hier wird zwischen *steuernden* und *gesteuerten* Ein- und Ausgängen unterschieden. Es wurden verschiedene Arten von Abhängigkeiten festgelegt. Jede Abhängigkeitsart ist mit einem speziellen Buchstaben gekennzeichnet. Je nach Beeinflussung wird der entsprechende Buchstabe innerhalb des Schaltsymbols an den steuernden Anschluss geschrieben. Hinter den Buchstaben setzt man eine Identifikationsnummer. Diese Nummer wird ebenfalls an allen Anschlüssen angebracht, welche von der entsprechenden Verknüpfung beeinflusst werden.

Abhängigkeitsarten:

Buchstabe	Abhängigkeitsart	Buchstabe	Abhängigkeitsart
G	AND	EN	Enable, Freigeben
V	OR	M	Mode (erlaubt Aktion)
N	EXOR	L	Load, laden (z.B. Speicher)
Z	Unveränderte Übertragung	T	Toggle, wechseln, umschalten
C	Clock, Takt, Steuerung	A	Adresse
S	Set, Setzen	CT	Content (z.B. Zählerinhalt)
R	Reset, Rücksetzen		

Identifikationsnummer:

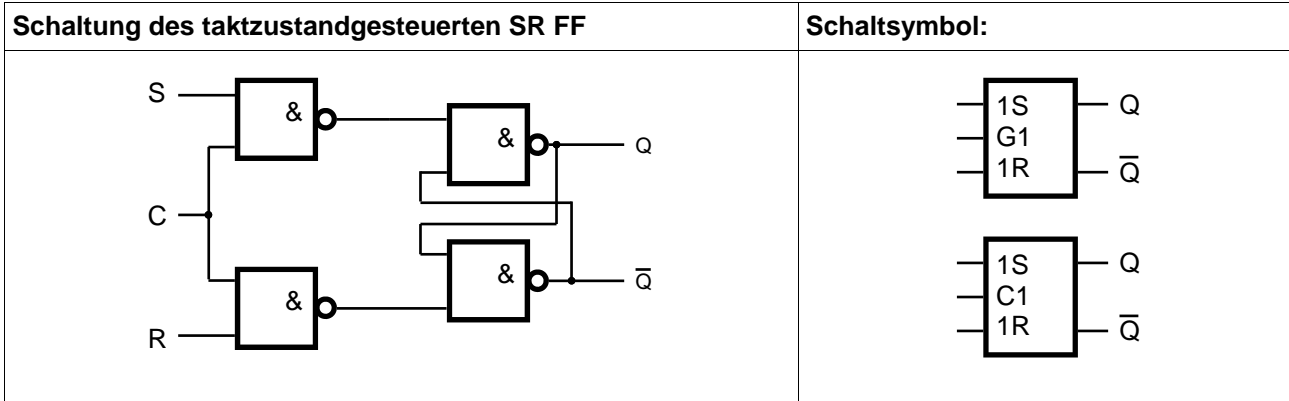
Bei **steuernden** Anschlüssen steht die Identifikationsnummer **nach** dem Buchstaben

Bei **gesteuerten** Anschlüssen steht die Identifikationsnummer **vor** dem Buchstaben

Beispiele zur Abhängigkeitsnotation:

Taktzustandgesteuertes SR FlipFlop

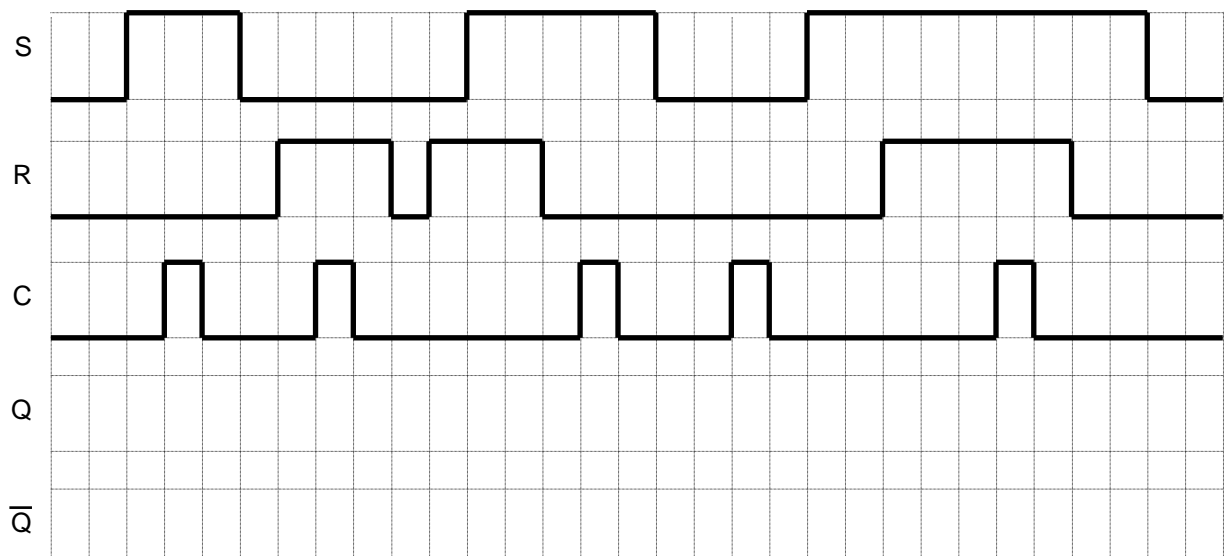
In grösseren digitalen Systemen ist es oft von Vorteil wenn FlipFlops zu bestimmten Zeitpunkten ihre Zustände ändern. Dazu verwendet man für das ganze System einen einheitlichen Taktimpuls. Ist dieser Taktimpuls aktiv (1) werden die Eingangsdaten übernommen. Ein taktzustandgesteuertes RS - FlipFlop kann mit vier NAND-Toren aufgebaut werden:



Wahrheitstabelle:

Fall	R	S	Q _n	Q _{n+1}	Bemerkung:	Hinweis zu den Bezeichnungen:
1	0	0	0			Q _n Zustand Q jetzt Q _{n+1} Zustand nach dem nächsten Taktimpuls Q _{n-1} Zustand vor dem letzten Taktimpuls
2	0	0	1			
3	0	1	0			
4	0	1	1			
5	1	0	0			
6	1	0	1			
7	1	1	0			
8	1	1	1			

Signal-Zeitdiagramm:



Taktzustandgesteuertes D FlipFlop (D Latch)

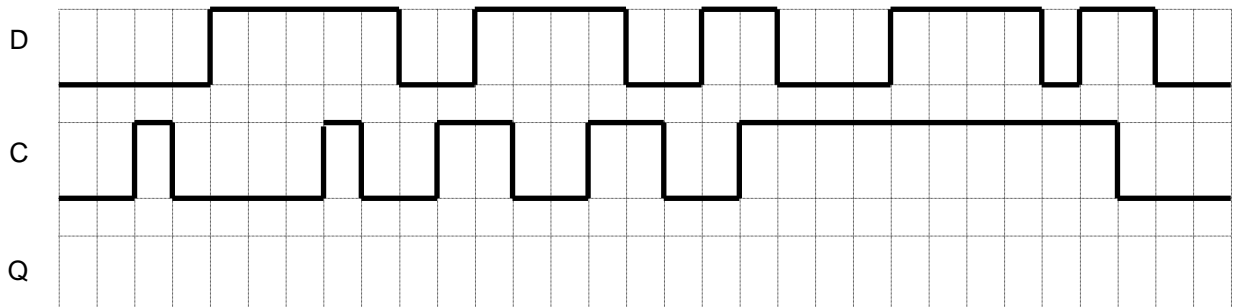
Das D FF (Daten FF) ist ein Speicher für ein Bit. Das D FF hat einen Daten- und einen Clock- Eingang. Falls der C - Eingang den Zustand (1) hat, wird der Zustand am Dateneingang D auf den Ausgang Q übertragen. Hat der Clock - Eingang C den Zustand (0) so bleibt am Ausgang Q der Zustand gespeichert, welcher beim letzten (1) -> (0) Übergang des Clock - Signals C am Dateneingang D anlag.

Das taktzustandgesteuerte D FF wird auch etwa statisches oder transparentes D FF genannt.

Ein normales NAND RS FF kann mit zwei weiteren NAND Toren zu einem solchen D FF erweitert werden:

Schaltung taktzustandgesteuertes D FF	Schaltsymbol:	Wahrheitstabelle:															
		<table border="1"> <thead> <tr> <th>C</th> <th>D</th> <th>Q_n</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td></td> </tr> <tr> <td>0</td> <td>1</td> <td></td> </tr> <tr> <td>1</td> <td>0</td> <td></td> </tr> <tr> <td>1</td> <td>1</td> <td></td> </tr> </tbody> </table>	C	D	Q _n	0	0		0	1		1	0		1	1	
C	D	Q _n															
0	0																
0	1																
1	0																
1	1																

Signal-Zeitdiagramm:



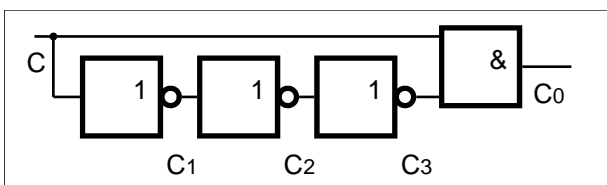
Aufgabe: Entwerfen Sie ein taktzustandgesteuertes D FF mit NOR-Gattern

Taktflankensteuerung

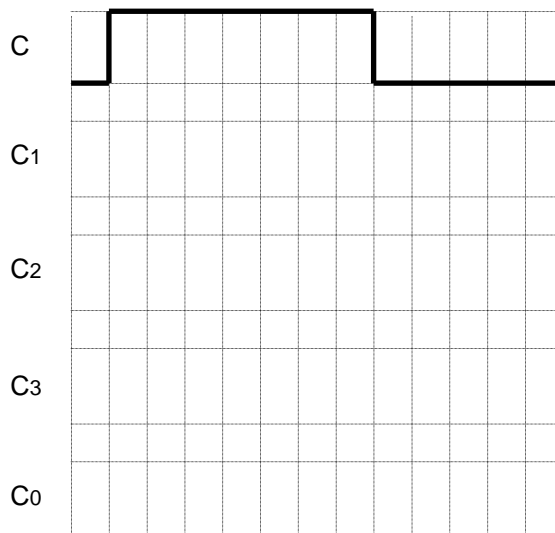
Bei einem taktzustandgesteuerten FlipFlop kann der Ausgang während der ganzen Zeit in, welcher der Takt aktiv ist, ändern. Sollen die Schaltzeiten genauer festgelegt werden, muss man dafür sorgen, dass die Übernahme der Information nur durch die Taktflanke erfolgt. Bei taktflankengesteuerten Kippstufen erfolgen setzen und rücksetzen nur durch eine Flanke des Taktsignals (Clocksignals). Die andere Flanke und der Taktzustand wirken sich nicht auf den Setz- und Rücksetzvorgang aus.

Prinzip der Taktflankensteuerung:

Damit die Daten von einem Kippglied während der Flanke sicher übernommen werden, muss diese Flanke einen möglichst kurzen Impuls für die Steuerung des Kippgliedes erzeugen. Dieser Impuls muss aber lang genug sein um die Zustände sicher einzulesen. Oft wird dazu die folgende Schaltung eingesetzt:



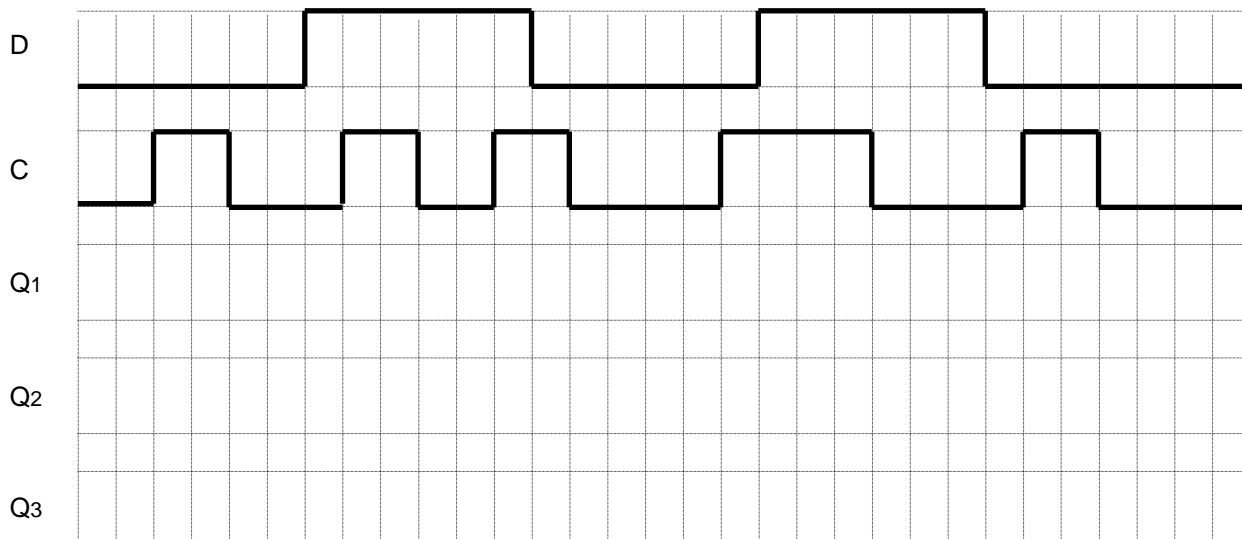
Das Taktsignal C welches über die Inverter geführt wird, kommt verzögert und invertiert am Eingang des AND-Tores an.



Das Symbol ▷ weist auf Flankensteuerung hin

Vergleich der verschiedenen Taktsteuerungen:

D FF mit Taktzustandssteuerung	D FF mit Taktflankensteuerung (auf die positive Flanke)	D FF mit Taktflankensteuerung (auf die negative Flanke)

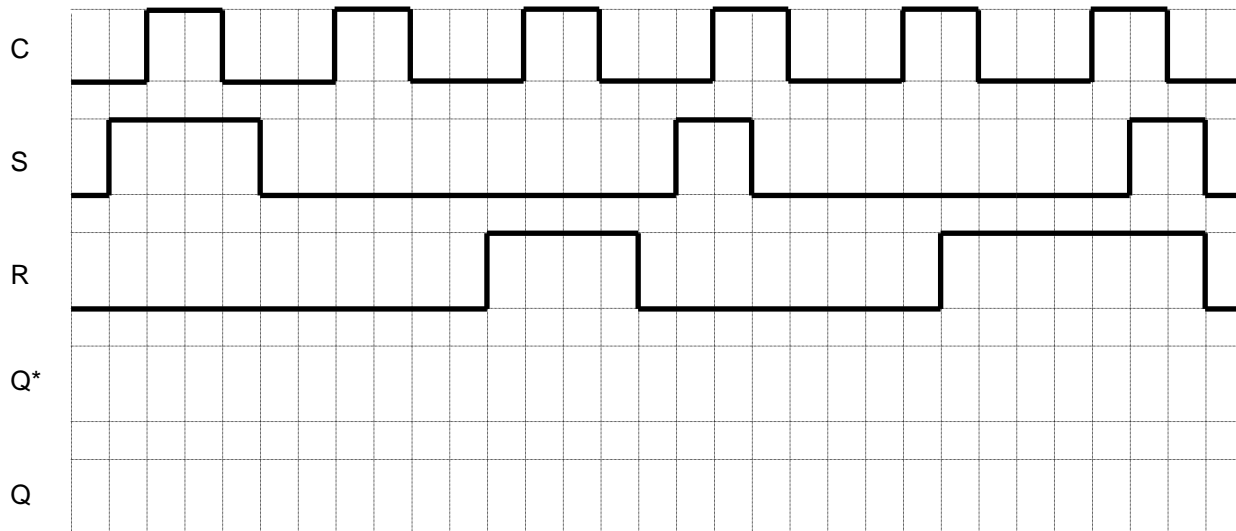


Das taktzustandgesteuerten SR Master-Slave FlipFlop

Sobald mehrere FlipFlops hintereinander geschaltet werden sollen (z.B. in Zählern oder Schieberegister), eignen sich transparente FlipFlops nicht mehr. Damit die Information nicht durch alle FlipFlops hindurchläuft, muss der Eingangswert zwischengespeichert und der Eingang verriegelt werden, bevor der neue Wert an den Ausgang übergeben wird. Um dieser Anforderung gerecht zu werden müssen zwei FlipFlops eingesetzt werden: Der Master FlipFlop am Eingang und der Slave FlipFlop am Ausgang. (Master = Meister, Slave = Sklave)

Aufbau des SR Master-Slave FF	Symbol des SR Master-Slave FF
<p>Während der Takt C=1 ist wird der Eingangszustand in den Master eingelesen. Sobald der Takt C=0 wird, speichert der Master diesen Zustand, der Inverter bewirkt, dass nun beim Slave C=1 ist und der im Master gespeicherte Zustand in den Slave übernommen wird. Der Zustand des Masters unmittelbar vor der negativen Flanke des Taktimpulses wird in den Slave übernommen.</p>	<p>Die Information erscheint auf die negative Taktflanke (C (1) -> (0) am Ausgang, dies Zeigen die Symbole an den Ausgängen an.</p>
<p>Wie bei allen RS FlipFlops sollte der Eingangszustand R=1 und S=1 vermieden werden. Dies führt zu einem unbestimmten Zustand!</p>	

Signal-Zeit-Diagramm des taktzustandgesteuerten SR Master-Slave FF

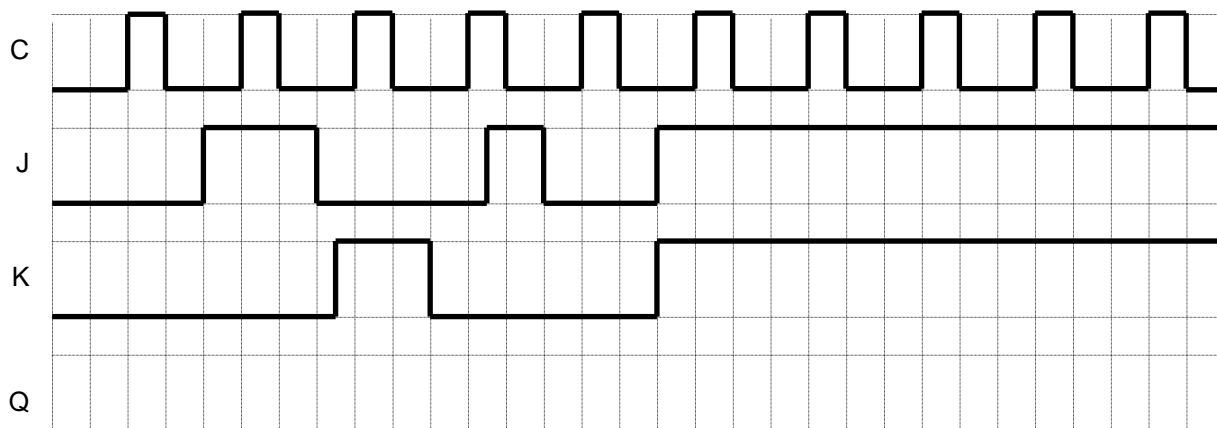


Das taktzustandsgesteuerte JK Master - Slave FlipFlop

Durch eine gekreuzte Rückführung der Ausgänge auf die Eingänge bei einem RS Master-Slave FF kann der verbotene Eingangszustand $R=(1) J=(1)$ vermieden werden. Diesen neuen FlipFlop Typ nennt man JK FlipFlop. Oft werden die Eingänge auch mit $J = \text{Jump}$ und $K = \text{Kill}$ bezeichnet.

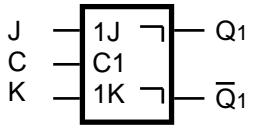
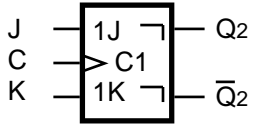
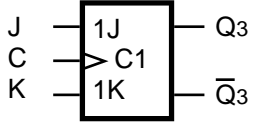
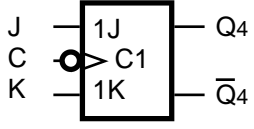
<p>Aufbau:</p>	<p>Symbol:</p> <p>Taktzustandsgesteuertes JK Master Slave FF. Der Ausgang wird verzögert auf die negative Takt-Flanke gesetzt</p>																				
<p>Funktionsweise:</p> <p>Sind die beiden Eingänge $J = K = (0)$ so speichert das FlipFlop den vor dem Takt eingestellten Zustand.</p> <p>Sind die Eingänge des JK FlipFlops ungleich, wird durch einen Taktimpuls der Zustand J an den Ausgang Q übertragen.</p> <p>Für den Fall, dass beide Eingänge $J = K = (1)$ sind, wird durch jeden Taktimpuls der Ausgangszustand an Q gewechselt (invertiert). Das JK FF. In diesem Zustand wird die Taktfrequenz an C durch zwei dividiert (Toggle)</p>	<p>Wahrheitstabelle:</p> <table border="1" style="width: 100%; border-collapse: collapse; text-align: center;"> <thead> <tr> <th>J</th> <th>K</th> <th>Q_n</th> <th></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Q_{n-1}</td> <td>unverändert</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>$Q_n = J$</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>$Q_n = J$</td> </tr> <tr> <td>1</td> <td>1</td> <td>$\overline{Q_{n-1}}$</td> <td>invertiert</td> </tr> </tbody> </table> <p>Q_n Ausgang Q jetzt Q_{n-1} Ausgang Q vor dem letzten Taktimpuls</p>	J	K	Q_n		0	0	Q_{n-1}	unverändert	0	1	0	$Q_n = J$	1	0	1	$Q_n = J$	1	1	$\overline{Q_{n-1}}$	invertiert
J	K	Q_n																			
0	0	Q_{n-1}	unverändert																		
0	1	0	$Q_n = J$																		
1	0	1	$Q_n = J$																		
1	1	$\overline{Q_{n-1}}$	invertiert																		

Signal-Zeit-Diagramm des taktzustandsgesteuerten JK Master-Slave FF

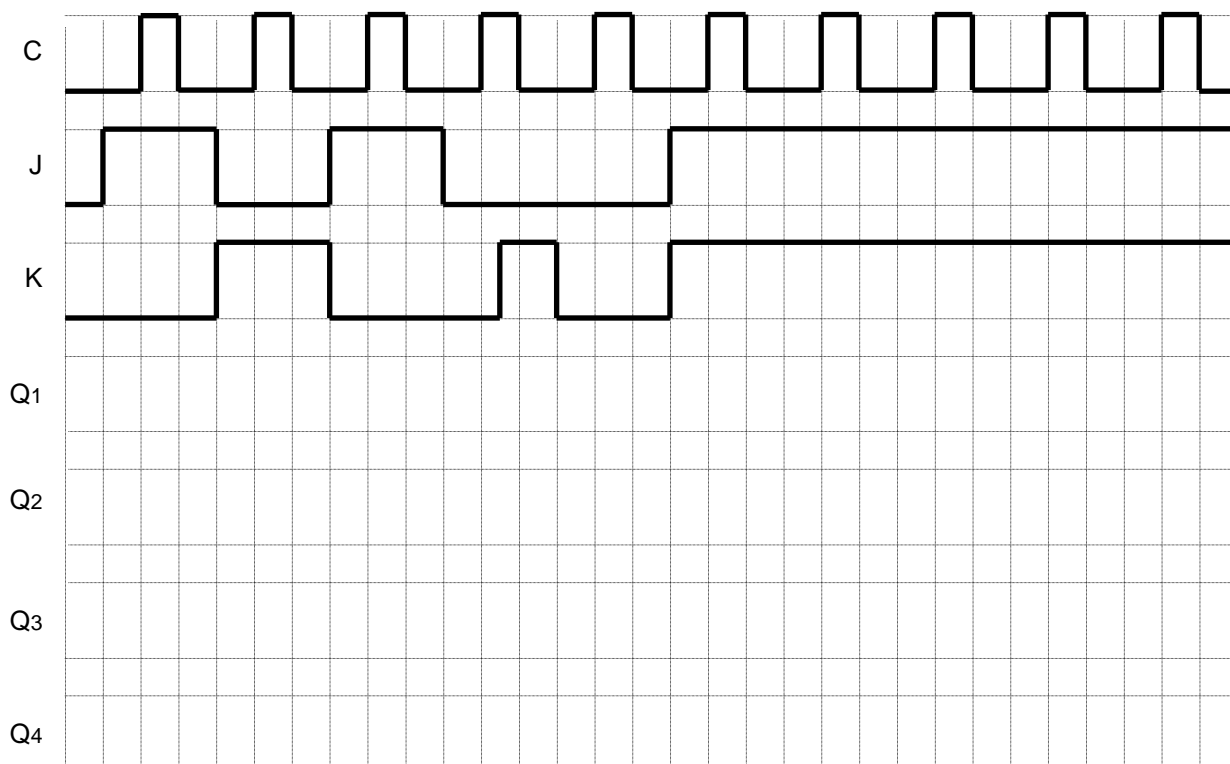


Verschiedene Ausführungen von JK Master - Slave FlipFlops

Neben den taktzustandsgesteuerten JK FF gibt es auch taktflankengesteuerte JK FF. Heute werden fast ausschliesslich taktflankengesteuerte FlipFlops eingesetzt.

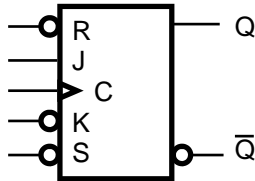
<p>1. Taktzustandgesteuertes JK FF</p> <p>Einlesen JK : während Takt = (1) Ausgabe Q : auf die negative Taktflanke</p> <div style="text-align: center;">  </div>	<p>2. Taktflankengesteuertes JK FF mit Verzögerung</p> <p>Einlesen JK : auf die positive Taktflanke Ausgabe Q : auf die negative Taktflanke</p> <div style="text-align: center;">  </div>
<p>3. Taktflankengesteuertes JK FF (pos. Flanke)</p> <p>Einlesen JK : auf die positive Taktflanke Ausgabe Q : auf die positive Taktflanke</p> <div style="text-align: center;">  </div>	<p>4. Taktflankengesteuertes JK FF (neg. Flanke)</p> <p>Einlesen JK : auf die negative Taktflanke Ausgabe Q : auf die negative Taktflanke</p> <div style="text-align: center;">  </div>

Signal-Zeit-Diagramm verschiedener JK Master-Slave FF

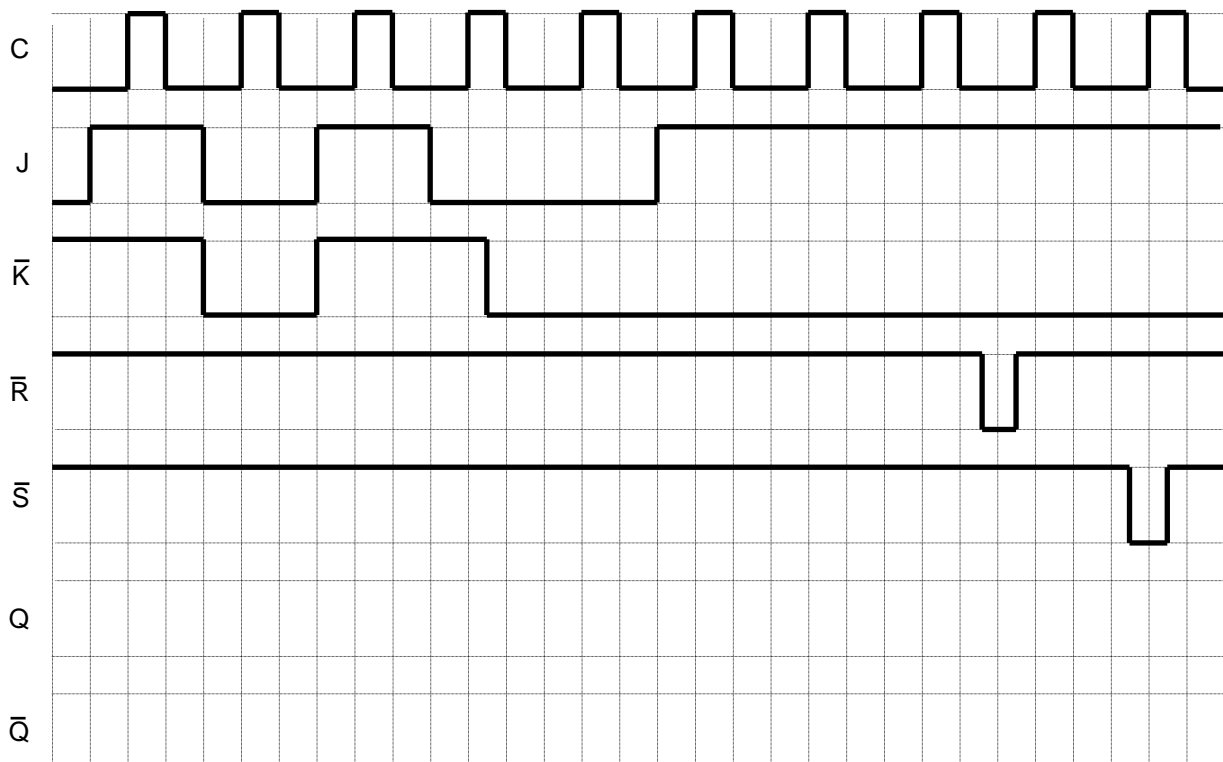


Beispiel: 74HC109 JK FlipFlops mit asynchronem Set und Reset

FlipFlops in integrierten Logikschaltungen haben oft noch zusätzliche asynchrone Set und Reseteingänge (asynchron = unabhängig vom Takteingang). Auszug aus dem Herstellerdatenblatt:

<p>74HC/HCT109</p> <p>Dual JK flip-flop with set and reset; positive-edge trigger</p> <p>Functional diagram:</p> 	<i>Operating Mode</i>	<i>Inputs</i>					<i>Outputs</i>	
		\bar{S}	\bar{R}	C	J	\bar{K}	Q	\bar{Q}
	asynchronous set	L	H	X	X	X	H	L
	asynchronous reset	H	L	X	X	X	L	H
	undetermined	L	L	X	X	X	H	H
	toggle	H	H	↑	h	l	\bar{q}	q
	load (0) (reset)	H	H	↑	l	l	L	H
	load (1) (set)	H	H	↑	h	h	H	L
	hold (no change)	H	H	↑	l	h	q	\bar{q}
	<p>H = HIGH voltage level h = HIGH voltage level one set-up time prior to the LOW-to-HIGH CP transition L = LOW voltage level l = LOW voltage level one set-up time prior to the LOW-to-HIGH CP transition q = lower case letters indicate the state of the referenced output one set-up time prior to the LOW-to-HIGH CP transition X = don't care ↑ = LOW-to-HIGH CP transition</p>							

Signal-Zeit-Diagramm des 74HC109 JK FlipFlops



Fallstudie: Treppenhausbeleuchtung

Eine einfache Logikschaltung soll über ein Relais die Beleuchtung in einem Treppenhaus steuern. Mit drei Tastern soll die Beleuchtung ein- und ausgeschaltet werden können. Ein kurzer Druck auf einen beliebigen der drei Taster soll die Beleuchtung einschalten, der nächste kurze Druck einen beliebigen der drei Taster soll die Beleuchtung wieder ausschalten. Die Schaltung wird mit 5V betrieben.

Relais: 5V / 100 Ohm

Taster: haben je einen Umschaltkontakt

Wählen Sie geeignete digitale integrierte Schaltungen (74HC-Serie) und ev. weitere Komponenten.

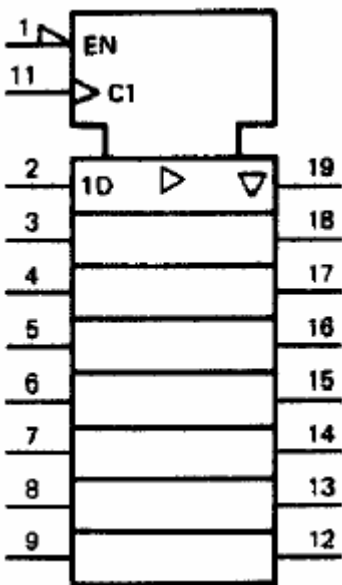
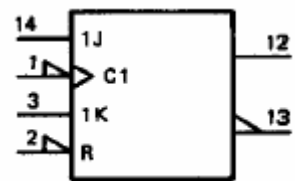
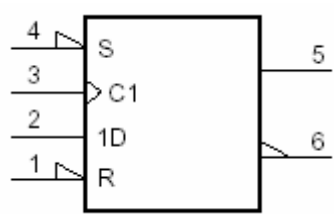
Entwerfen und Dimensionieren Sie die Schaltung.

Fallstudie: MCU Porterweiterung Ausgangsport

Eine MCU 8 Bit-Port soll auf 16 Ausgänge erweitert werden. Dazu wird das 8 Bit MCU-Port in ein Daten-Nibble (P4..P7) und in ein Steuer-Nibble (P0..P3) aufgeteilt. Mit geeigneten Speicherbausteinen soll nun das Daten-Nibble in einen von vier 4-Bit Speicher übernommen werden. Für welchen der vier 4Bit-Speicher das Daten-Nibble bestimmt ist, wird durch das aktive Bit im Steuer-Nibble festgelegt.

Digitale-integrierte Schaltungen mit FlipFlops

Hier sind IEC-Symbole von verschiedenen FF abgebildet, welche als integrierte Schaltungen erhältlich sind. Um was für FlipFlops handelt es sich dabei? Erklären Sie die Funktionsweise dieser Bausteine.

<p style="text-align: center;">74HC/HCT574</p> 	
<p style="text-align: center;">74HC/HCT73</p> 	
<p style="text-align: center;">74HC74</p> 	

Praxis-Tipp: Astabiler, monostabiler und bistabiler Multivibrator mit 74HC132

Gesucht: Mit der digitalen IC 74HC132 sollen die drei Multivibratortypen aufgebaut werden.

- MV astabil: Frequenz f ca. 1Hz.
- MV monostabil: Rückfallverzögerung tr ca. 1s.

Aufgabe: Entwerfen und dimensionieren Sie die Schaltungen, zeichnen Sie ein sauberes Schema, erklären Sie die Funktionsweisen der Schaltungen und erstellen Sie ein Testprotokoll.

Bauteile: ELKO 22uF, Widerstände, Low Current LED (UF = 4mA), NAND Schmitt-Trigger 74HC132

Philips Semiconductors

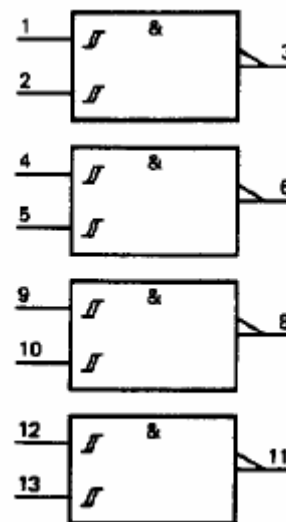
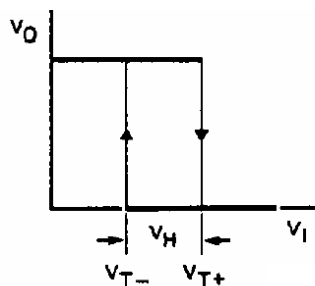
Product specification

Quad 2-input NAND Schmitt trigger

74HC/HCT132

FUNCTION TABLE

INPUTS		OUTPUT
nA	nB	nY
L	L	H
L	H	H
H	L	H
H	H	L

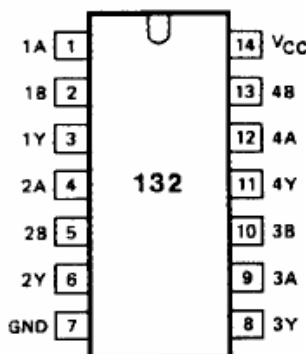


Notes

1. H = HIGH voltage level
- L = LOW voltage level

APPLICATIONS

- Wave and pulse shapers
- Astable multivibrators
- Monostable multivibrators



Transfer characteristics for 74HC

Voltages are referenced to GND (ground = 0 V)

SYMBOL	PARAMETER	T _{amb} (°C)								UNIT	TEST CONDITIONS	
		74HC									V _{CC} (V)	WAVEFORMS
		+25			-40 to +85		-40 to +125					
		min.	typ.	max.	min.	max.	min.	max.				
V _{T+}	positive-going threshold	0.7	1.18	1.5	0.7	1.5	0.7	1.5	V	2.0	Figs 6 and 7	
		1.7	2.38	3.15	1.7	3.15	1.7	3.15				
		2.1	3.14	4.2	2.1	4.2	2.1	4.2				
V _{T-}	negative-going threshold	0.3	0.63	1.0	0.3	1.0	0.3	1.0	V	2.0	Figs 6 and 7	
		0.9	1.67	2.2	0.9	2.2	0.9	2.2				
		1.2	2.26	3.0	1.2	3.0	1.2	3.0				
V _H	hysteresis (V _{T+} - V _{T-})	0.2	0.55	1.0	0.2	1.0	0.2	1.0	V	2.0	Figs 6 and 7	
		0.4	0.71	1.4	0.4	1.4	0.4	1.4				
		0.6	0.88	1.6	0.6	1.6	0.6	1.6				